

5章 記憶装置

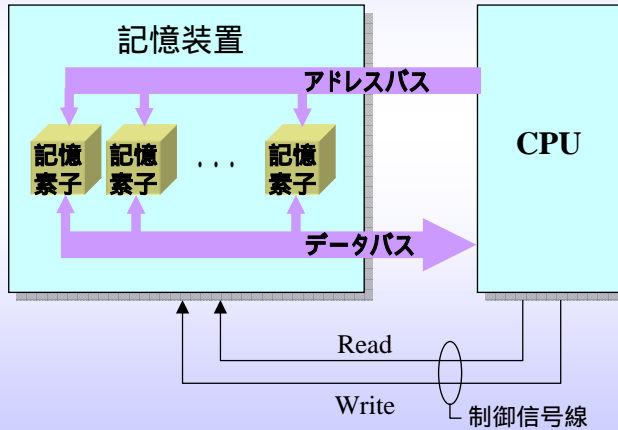
1. 記憶装置の原理 p.156
2. 主記憶装置 p.160

1 記憶装置の原理

- ・ 記憶装置の制御構造とその原理
- ・ 記憶素子と記憶階層

記憶装置の制御構造

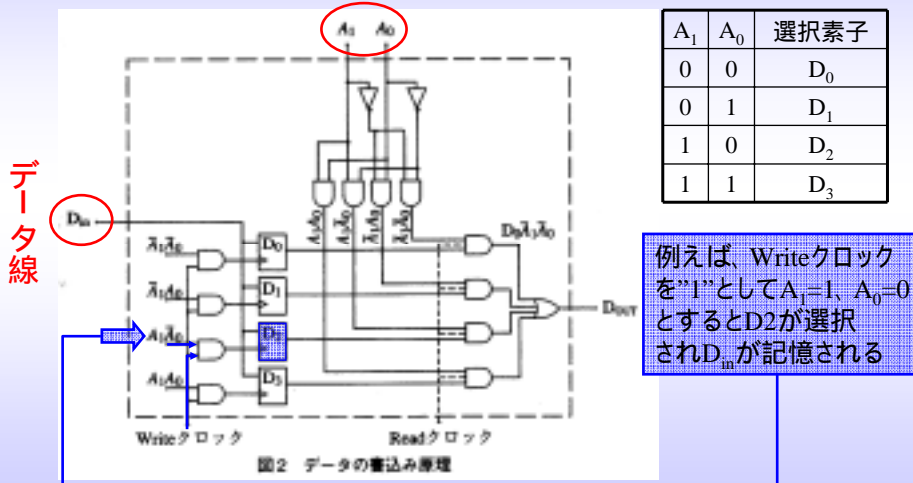
- (1) データ授受のための**データバス**
- (2) 読み出し・書き込みの制御信号
- (3) 記憶素子選択のための**アドレスバス**



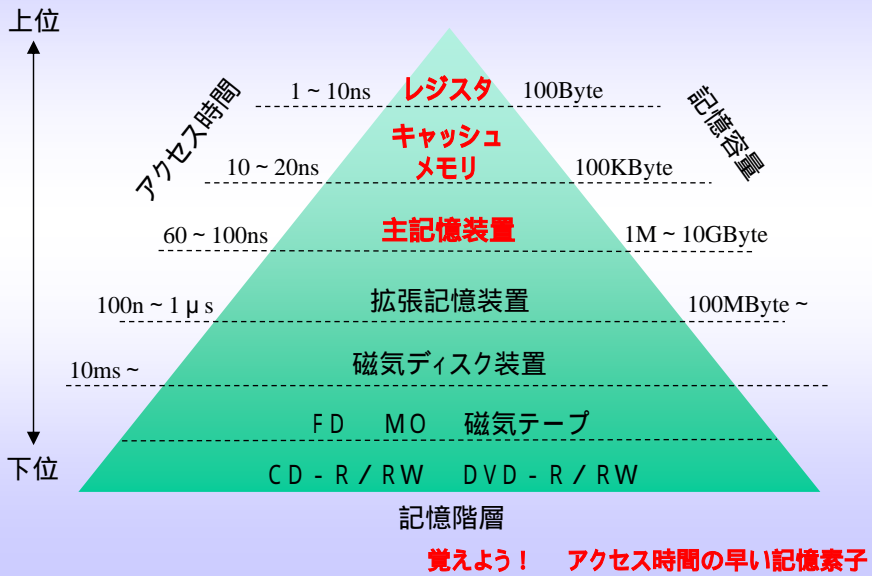
覚えよう! データバス、アドレスバス

記憶装置の原理

アドレス線



記憶素子と記憶階層

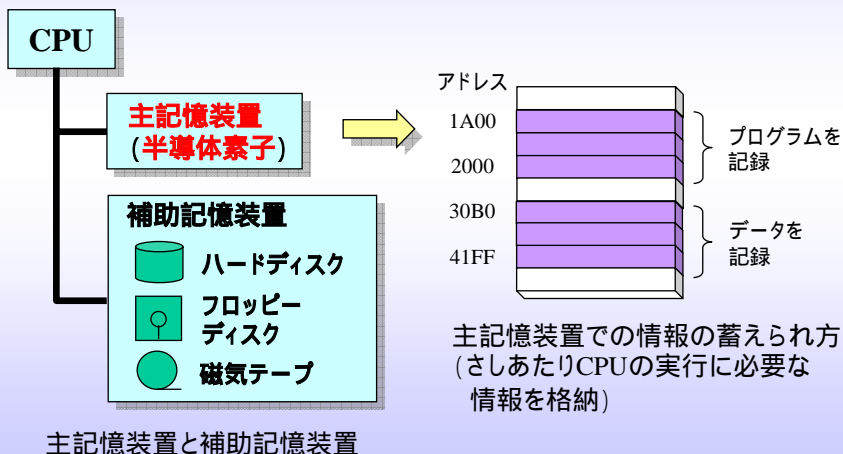


2 主記憶装置

- ・ 主記憶装置の位置づけと役割
- ・ キャッシュメモリ、ROMとRAM

主記憶装置とは

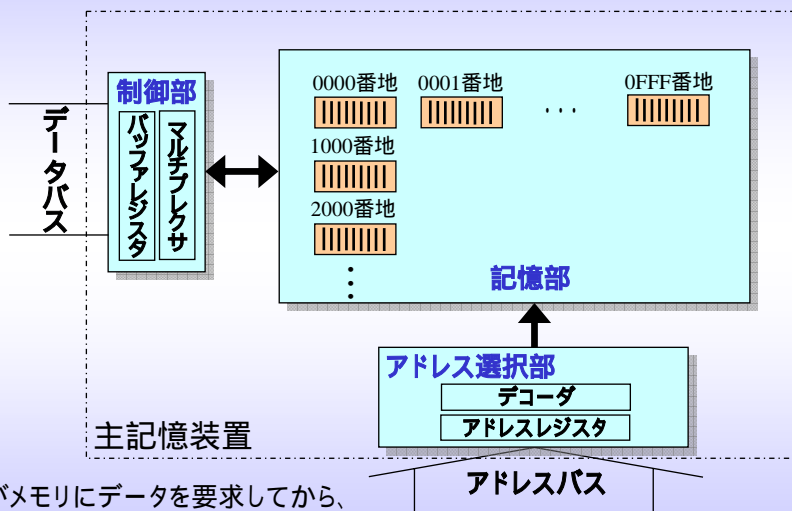
- CPUが直接情報(プログラム、データ)を読み書き
- 通常半導体メモリ(ROM、RAM)を指す



主記憶装置と補助記憶装置

覚えよう！ 主記憶装置

主記憶装置の構造



CPUがメモリにデータを要求してから、入手するまでの時間を**アクセスタイム**というメモリには、ROMとRAMがある

覚えよう！ アクセスタイム

ROM

- (1) 電源を切っても蓄えられた内容は失われない
(不揮発性)
- (2) 読み出し専用で、書き込みはできない

	分類	特徴	用途
ROM	マスクROM	工場出荷内容確定 内容変更不可、量産型	主記憶の一部 (OSのBIOS、フォント)
	EPROM	紫外線照射で内容消去	主記憶の一部
	EEPROM	電圧印加で1~数バイト単位で 内容消去	主記憶の一部 (ICカード)
	フラッシュ型 EEPROM	電圧印加でセクタ単位で 内容消去	主記憶の一部 (モバイルコンピューティング)

覚えよう！ 不揮発性、マスクROM、EPROM、EEPROM、フラッシュEEPROM

フラッシュメモリ

EEPROMの一種

- ・ 大容量 (~ 数Gbit)
- ・ 高電圧印加によりデータを書換え可能 ($10^4 \sim 10^5$ 回)
- ・ バックアップ電源不要

USBフラッシュメモリ、SD、スマートメディア、
コンパクトフラッシュなど

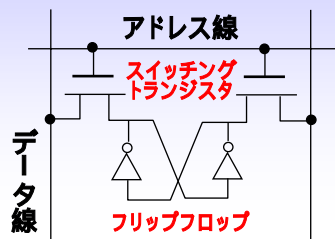
RAM

- (1) 電源を切るとその内容は失われる (揮発性)
- (2) プログラムやデータを読み書き可
- (3) SRAMとDRAMに大別される

		分類	特徴	用途
RAM	SRAM	バイポーラ型	リフレッシュの必要なし 小容量、高速、高価格 消費電力大	キャッシュメモリ
		MOS型	リフレッシュの必要なし 小～中容量、中速、中価格 消費電力中	主記憶
	DRAM	リフレッシュの必要あり 大容量、低速、低価格 消費電力小	主記憶	

覚えよう！ 揮発性、リフレッシュ、SRAM、DRAM

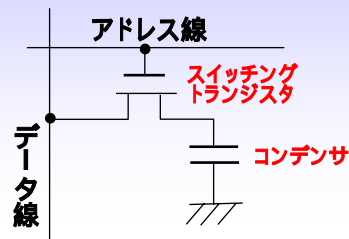
RAMの回路原理



(a) SRAMの回路原理

スイッチングトランジスタを利用
フリップフロップ利用
リフレッシュ不要

回路が複雑
製造コストが高い
集積度は低い

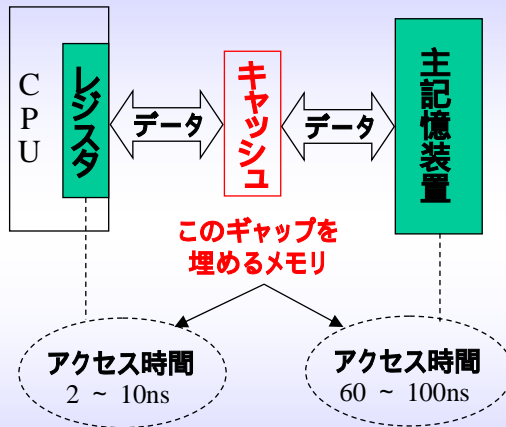


(b) DRAMの回路原理

スイッチの役目
コンデンサ利用
リフレッシュ必要

破壊読出し
回路が容易
製造コストが低い
集積度は高い

キャッシュメモリ



キャッシュメモリにはSRAMが用いられる

CPU内部・・・1次キャッシュメモリ

CPU外部・・・2次キャッシュメモリ

覚えよう！ キャッシュメモリ

キャッシュメモリのメモリアクセスタイム

キャッシュメモリの計算

CPUからのメモリアクセスタイム T

$$T = h T_c + (1 - h) T_m$$

h : キャッシュのヒット率

T_c : キャッシュメモリへのアクセス時間

T_m : 主記憶装置への実効的なアクセス時間

【例】

キャッシュメモリへのアクセス時間5ns、主記憶装置へのアクセス時間が50ns、ヒット率が0.97のとき、メモリアクセスタイム $T = 0.97 \times 5ns + (1-0.97) \times 50ns = 6.35ns$ となる

覚えよう！ ヒット率、メモリアクセスタイム

ページ置き換えアルゴリズム

キャッシュメモリや主記憶メモリは、高速だが容量が小さいため、巨大なプログラムを動かすためには、メモリ管理の方法が必要

FIFO (First In First OUT)方式

メモリ領域が足りなくなると、メモリに最初に格納されたデータから順に追い出していく方式

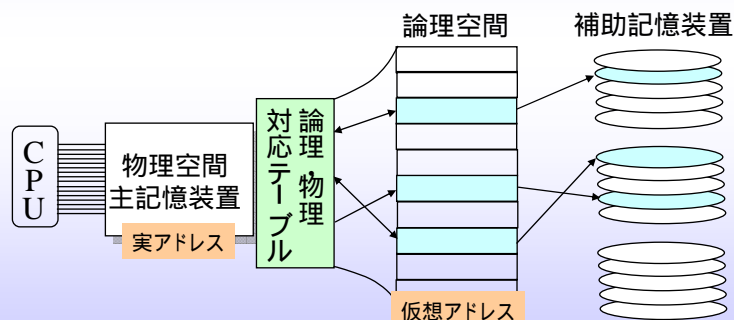
LRU (Least Recently Used)方式

メモリ領域が足りなくなると、最近では最も使われることの少ないデータから追い出していく方式

仮想記憶方式

仮想記憶方式

主記憶装置(小容量)と補助記憶装置(大容量)の間において、見かけ上主記憶装置の容量を拡張する制御方式
アドレスの動的変換で大きなプログラムを実行できる



覚えよう！ 仮想記憶方式

仮想記憶方式

仮想記憶方式の例

主記憶の容量が16Mバイトであるコンピュータで
256Mバイトを要するプログラムを動作させたい

- (1) 主記憶とは別の**仮想記憶**を用意
- (2) プログラムを補助記憶装置に格納するとき、**仮想アドレス**を付与する
- (3) プログラム実行時、仮想アドレスを**実アドレス**に変換(**アドレスの動的変換**)し、さしあたり必要な16Mバイトより小さい**プログラムの一部を主記憶に転送**する
- (4) 転送時、主記憶に空いている空間がないときには、現在使用していない空間を探し、実行に必要なプログラムを配置する。**(動的再配置)**

問 電気信号によってデータの書き換え、消去が可能なメモリであり、電源を切っても内容を保持できるものはどれか。

- ア) DRAM イ) SRAM ウ) フラッシュメモリ
エ) マスクROM

問 SRAMの記憶セルに使用され、二つの安定状態を持つ回路であり、順序回路の基本構成要素となるものはどれか。

- ア) ANDゲート イ) 加算器 ウ) 乗算器
エ) フリップフロップ

問 アクセス時間10ナノ秒のキャッシュメモリとアクセス時間50ナノ秒の主記憶を用いた処理装置の実行メモリアクセス時間を25ナノ秒以下にしたい。最低限必要なキャッシュメモリのヒット率は何%か。